

F-087

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑪ 公開特許公報(A)

平1-120805

⑫ Int. Cl.⁴

識別記号

庁内整理番号

⑬ 公開 平成1年(1989)5月12日

H 01 G 4/42

3 4 1

6751-5E

審査請求 未請求 発明の数 2 (全6頁)

⑭ 発明の名称 複合型積層貫通コンデンサ及びその製造方法

⑮ 特 願 昭62-278643

⑯ 出 願 昭62(1987)11月4日

⑰ 発 明 者 二 歩 宗 俊 埼玉県秩父郡横瀬町大字横瀬2270番地 三菱鉱業セメント株式会社セラミックス研究所内

⑱ 発 明 者 熊 野 恵 介 埼玉県秩父郡横瀬町大字横瀬2270番地 三菱鉱業セメント株式会社セラミックス研究所内

⑲ 出 願 人 三菱鉱業セメント株式会社 東京都千代田区丸の内1丁目5番1号

⑳ 代 理 人 弁理士 室 野 剛

明 細 書

1. 発明の名称

複合型積層貫通コンデンサ
及びその製造方法

2. 特許請求の範囲

(1) 誘電体層と内部電極層とが交互に積層された積層体と、

該積層体を厚み方向に貫通する複数個の中心導体と、

前記積層体の少なくとも側端面に形成された外部電極と、

を備え、前記内部電極層は、1層毎に前記中心導体と外部電極とに交互に導通されている複合型積層貫通コンデンサ、

(2) 前記中心導体は千島図列されている特許請求の範囲第1項に記載の複合型積層貫通コンデンサ、

(3) 積層体の端面にも外部電極が形成され、複合ノイズフィルタのアース型貫通電極を構成可能としてある特許請求の範囲第1項又は第2項に

記載の複合型積層貫通コンデンサ、

(4) グリーンな誘電体層上に内部電極層を印刷し、さらにこの内部電極層の上に誘電体層を積層してその上に内部電極層を印刷し、これを繰り返すことにより誘電体層と内部電極層とが交互に積層された積層体を製造する工程、

該積層体に厚み方向に複数個の貫通孔を千島図列にて穿設する工程、

該積層体の貫通孔の間の所要部分を切断して積層体を所要の大きさに分割する切断工程、

切断された積層体を乾燥及び焼成する焼成工程、

焼成された積層体に中心導体を挿入する中心導体挿入工程、

上記切断工程、焼成工程及び中心導体挿入工程のいずれかの工程の後に、積層体の少なくとも側端面に外部電極層を形成する工程、

を有し、前記内部電極層は1層毎に前記中心導体と外部電極とに交互に導通されるように前記積層体製造工程において印刷されることを特徴とする

複合型積層貫通コンデンサの製造方法。

3. 発明の詳細な説明

【産業上の利用分野】

本発明は、各種の産業用、家庭用の電子、電気機器及び通信機器から発生するノイズや、外部からこれらの機器内部に侵入するノイズを阻止するノイズフィルタとして用いるのに好適な複合型積層貫通コンデンサとその製造方法に関するものである。

【従来の技術】

通信機器及びその他の電子機器等では、その小形化、多機能化が進み、これに伴いIC、LSIなどの半導体素子が多く利用されるようになってきている。しかるにこれらの機器は、機器外部から電線、信号線を通じて、或は空中伝播して侵入するノイズ等により誤動作したり、内部回路素子が破壊される弊点をもっている。

また、パーソナルコンピュータやマイクロプロセッサを使用した制御機器では処理速度の高速化に伴い、半導体素子の動作周波数がより高周波数

なお、高周波ノイズを除去するのに極めて有効な、残留インダクタンスが極めて小さい貫通コンデンサを使用する場合、従来回路基板上に直接実装し、その性能を有効に利用することは形状的制約から困難であり、サブ基板や金属ケース等にあらかじめ取り付けした後、回路基板上に実装し、更に半田ゴテで配線を半田付け接続する等の方式を採用しており、取り付けが煩雑になり、機器全体の大型化やコスト高を招いていた。

【問題点を解決するための手段】

本発明の複合型積層貫通コンデンサは、誘電体層と内部電極層とが交互に積層された積層体と、該積層体を厚み方向に貫通する複数個の中心導体と、前記積層体の少なくとも側端面に形成された外部電極と、を備えている。そして、前記内部電極層は、1層毎に前記中心導体と外部電極とに交互に導通されている。

また、本発明の複合型積層貫通コンデンサの製造方法は、次のようにして製造される。

グリーンな誘電体層上に内部電極層を印刷し、

帯へと移行されつつあり、従来問題にならなかつた数百MHzにもおよび高周波ノイズが影響するようになってきている。

従来、上記のような高周波ノイズを除去する場合、3端子形コンデンサやフェライトコアなどの単体やそれらを組み合わせたフィルタを各信号経路毎に実装していた。

【発明が解決しようとする問題点】

上記のような従来の方式では、複数の信号経路に各々フィルタを実装し、かつ各々のフィルタのアース端子を回路基板のグラウンドパターンに接続しなければならず、回路基板の配線設計が複雑となるほか、機器全体の小型化や薄形化が困難となり、コスト高になる問題があった。

また、3端子コンデンサなどのリード端子付きノイズ除去フィルタは、数百MHzの高周波帯域では、アース側リード線をいかに短く実装してもその構造による残留インダクタンスが影響し、高周波ノイズのバイパス効果を妨げるため、充分なノイズ除去効果が得られない場合があった。

さらにこの内部電極層の上に誘電体層を積層して内部電極層を印刷し、これを繰り返すことにより誘電体層と内部電極層とが交互に積層された積層体を製造する。

該積層体に厚み方向に複数個の貫通孔を干鳥配列にて穿設した後、該積層体の貫通孔の間の所定部分を切断して積層体を所要の大きさに分割する。そして、切断された積層体を乾燥及び焼成すると共に、焼成された積層体に中心導体を挿入する。

なお、上記切断工程、焼成工程及び中心導体挿入工程のいずれかの工程の後に、積層体の少なくとも側端面に外部電極層を形成する。また、前記内部電極層は1層毎に前記中心導体と外部電極とに交互に導通されるように前記積層体製造工程において印刷される。

【作用】

かかる本発明の複合型積層貫通コンデンサでは、複数個のコンデンサの誘電体を共通にして一体化できるから、全体として小型化できる。従って、本

発明の複合型積層実通コンデンサによれば、実通コンデンサを使用したノイズフィルタを、複数個同時に回路基板上に高密度実装できる。

【実施例】

以下図面を用いて本発明の実施例について詳細に説明する。

第1図は本発明の一実施例に係る複合型積層実通コンデンサの斜視図、第2図は第1図II-II線に沿う断面図、第3図及び第4図はそれぞれ第2図のIII-III線及びIV-IV線に沿う断面図である。

符号1は誘電体層と内部電極層とが交互に積層された積層体であり、該積層体1には複数個（本実施例では6個）の中心導体2が積層体1を厚み方向に貫通して設けられている。積層体1の側端面と両端面には外部電極3が形成されている。

第2～4図に示す如く、積層体1は、誘電体層4と内部電極層5とが交互に積層されたものであり、内部電極層5は1層毎に中心導体2と外部電極3とに交互に導通している。以下、中心導体2

を実装できる。

第5図は本発明の別の実施例に係る複合型積層実通コンデンサの斜視図である。本実施例においては、中心導体2が千鳥配列にて設置されている。このように中心導体2を千鳥配列することにより、中心導体2の配列ピッチを第4図に示す複合型積層実通コンデンサの1/2にすることができ、より高密度に実通コンデンサを実装することができ。

このような複合型実通コンデンサは、第6図ないし第8図に示す方法により製造することができる。

即ち、まずグリーンな状態にある誘電体層4上に内部電極層5a又は5b（本実施例では5b）を印刷する。そして、この内部電極層5bの上に更にグリーンな状態にある誘電体層4を積層し、第7図に示す如くこの新たに積層された誘電体層4上に内部電極層5aを印刷する。これを繰り返すことにより、誘電体層4と内部電極層5とが交互に積層された積層体を製造する。

に導通する内部電極層を符号5aで示し、外部電極3に導通する内部電極層を符号5bで示すことがある。

内部電極層5aは、第3図に示す如く本実施例では正方形状のものであり、中心導体2がその中心を貫通して該中心導体2と導通する構成とされている。この内部電極層5aは、従って中心導体2と同数個設けられている。

内部電極層5bは、第4図に示す如く、中心導体2の近傍部分を除き誘電体層4の全端面を被うように設けられている。従って、この内部電極層5bは、中心導体2とは導通せず、その端部が誘電体層4の端部部にまで達し、ここにおいて外部電極3と接合して導通している。

このように構成された複合型積層実通コンデンサにおいては、複数個のコンデンサの誘電体を共通にして一体化した構造となっているから、全体として小個である。従って、この複合型積層実通コンデンサによれば、実通コンデンサを使用したノイズフィルタを複数個同時に回路基板上に高密度

なお、第5図に示す如く、内部電極層5bを印刷するに際しては、中心導体2を穿設する予定部位に、中心導体の断面よりもやや大きな非印刷部8が形成され、該電極層4が露出されるようにする。また、第7図に示す如く、内部電極層5aは、その中心が前記非印刷部8の中心と一致するようにし、各内部電極層5a間迄の間では所要の間隙9を形成しておく。

このように積層体1を製造した後、第8図の如く、該積層体1に厚さ方向に複数個の実通孔8を穿設する。この実通孔8は前記非印刷部8の中心を貫通するように穿設され、従って第8図に示す如く各実通孔8は千鳥配列となるように設けられる。

しかる後、積層体1を、その実通孔8の間の所要部分に沿って切断し、積層体1を所要の大きさに分割する。例えば切断線Aに沿って切断する場合には、前記した第1図ないし第4図に示す中心導体を一列に配置した積層型実通コンデンサが形成される。また切断線Bの如く実通孔8の2列毎

に切断を行なう場合には、前記第5図に示した中心導体が千鳥配列された複合型積層貫通コンデンサが製造される。

切断された積層体は、乾燥及び焼成が施された後、貫通孔6の内周面に導電層が塗布、印刷、メッキ等により形成され、内部電極5a同士が接続される。そして、この貫通孔6に中心導体2が挿入される。この後、積層体1の少なくとも側端面に外部電極を印刷、塗布、メッキ等により形成することにより本発明の積層型貫通コンデンサが完成する。なお、外部電極を形成するに際し、積層体の両端面にも該外部電極を構成することにより、第1図ないし第5図に示す複合型積層貫通コンデンサが製造される。

上記実施例においては、外部電極層が中心導体2を挿入した後に形成されているが、積層体を切断した後もしくは切断工程、焼成工程後に該外部電極を形成しても良い。

第1図及び第5図の如く積層体の端面にも外部電極を形成する場合には、中心導体を挿入するよ

りも以前に外部電極を形成するのが好適である。

本発明において、上記実施例の如く積層体の両端面にも外部電極を形成した場合には、複合ノイズフィルタのアース型共通電極となる導電性のプレート将该外部電極に接続させることが可能である。

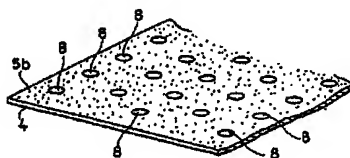
【効果】

以上の通り、本発明の複合型積層貫通コンデンサは極めて小型であり、複数個同時に回路基板上に高密度実装することができる。

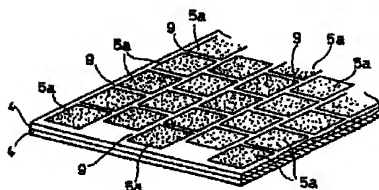
4. 図面の簡単な説明

第1図は本発明の実施例に係る複合型積層貫通コンデンサの斜視図、第2図は第1図II-II線に沿う断面図、第3図及び第4図はそれぞれ第2図のIII-III線及びIV-IV線に沿う断面図である。第5図は本発明の別の実施例に係る複合型積層貫通コンデンサの斜視図である。第6図及び第7図は複合型積層貫通コンデンサの製造工程を示す斜視図、第8図は同平面図である。

第6図



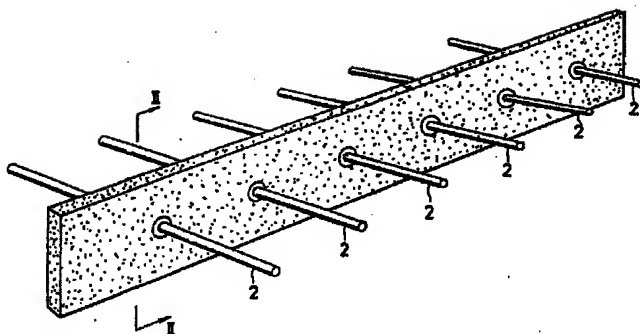
第7図



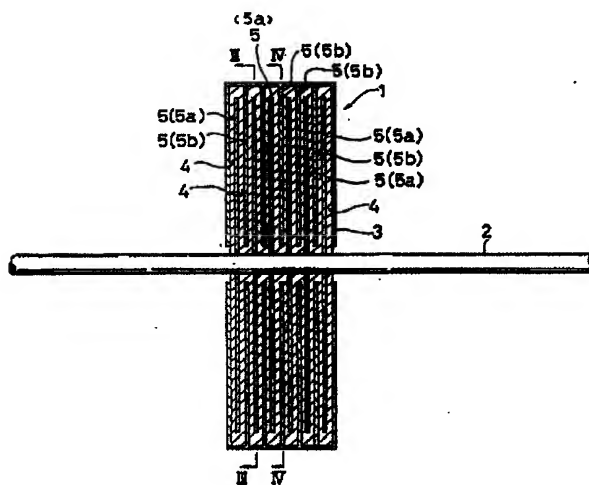
- 1…積層体、 2…中心導体、
- 3…外部電極、 4…導電体層、
- 5 (5a, 5b)…内部電極層、
- 6…貫通孔、 8…非印刷部、
- 9…間隙。

代理人 弁理士 重 野 剛

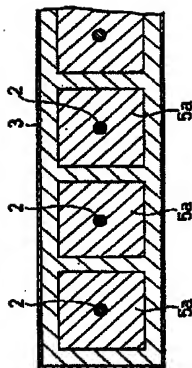
第1図



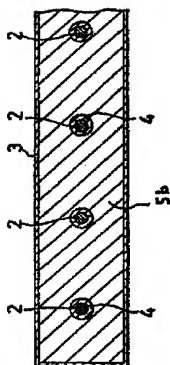
第2図



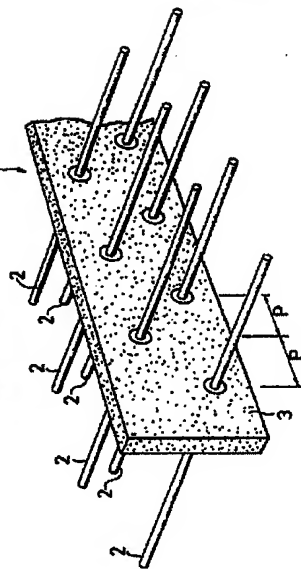
第3圖



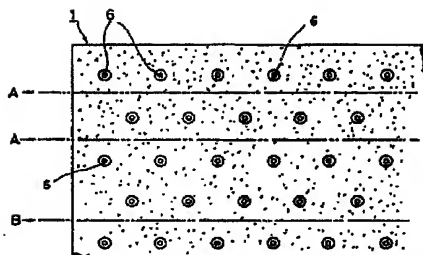
第4圖



第5圖



第8圖



PATENT ABSTRACTS OF JAPAN

(11)Publication number : 01-120805

(43)Date of publication of application : 12.05.1989

(51)Int.Cl.

H01B 4/42

(21)Application number : 62-278643

(71)Applicant : MITSUBISHI MINING & CEMENT CO LTD

(22)Date of filing : 04.11.1987

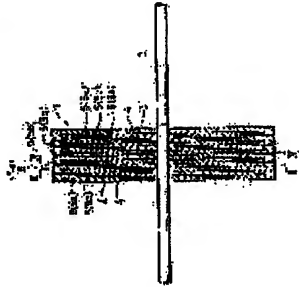
(72)Inventor : FUTAHU MUNETOSHI
KUMANO KEISUKE

(54) COMPOSITE LAMINATED THROUGH-TYPE CAPACITOR AND MANUFACTURE THEREOF

(57)Abstract:

PURPOSE: To facilitate mounting a plurality of capacitors simultaneously on a circuit board with a high density by a method wherein a laminated unit composed of dielectric layers and internal electrode layers laminated alternately, a plurality of center conductors piercing through the laminated unit along its thickness direction and an external electrode formed at least on the side end surface of the laminated unit are provided and every other layer of the internal electrode layers is electrically connected to the center conductor or the external electrode alternately.

CONSTITUTION: A plurality of center conductors 2 piercing through a laminated unit 1 along its thickness direction are provided. An external electrode 3 is formed on the side end surface and both the main surfaces of the laminated unit 1. The laminated unit 1 is composed of dielectric layers 4 and internal electrode layers 5 laminated alternately. Every other layer of the internal electrode layers 5 is electrically connected to the center conductor 2 or the external electrode 3. The center conductors 2 pierce through the centers of the internal electrode layers 5a and are connected to the internal electrode layers 5a. Therefore, the number of the internal electrode layers 5a provided is the same as the number of the center conductors 2. The internal electrode layers 5b are so provided as to cover the whole main surfaces of the dielectric layers 4 except the parts near the center conductors 2. Therefore, the internal electrode layers 5b are not electrically connected to the center conductors. The edges of the internal electrode layers 5b reach the edges of the dielectric layers 4 and are electrically connected to the external electrode 3 at the edge parts.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]